

DIALOG(R)File 351:Derwent
(c) 2000 Derwent Info Ltd. All rts. reserv.

012728315 **Image available**

WPI Acc No: 1999-534428/199945

XRPX Acc No: N99-397133

Emitter electrode projection structure of electron emission apparatus for field emission type display - has holes in gate electrode and insulating layer through which electron emitting electrode is projected

Patent Assignee: SONY CORP (SONY)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 11233004	A	19990827	JP 9834856	A	19980217	199945 B

Priority Applications (No Type Date): JP 9834856 A 19980217

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 11233004	A		10	H01J-009/02	

Abstract (Basic): JP 11233004 A

NOVELTY - The gate electrode (11) and cathode electrode (9) separated by insulation layer (10) are formed on insulation board (7). The emitter electrodes (12) are projected through holes formed in insulation layer and gate electrode.

USE - For field emission type display.

ADVANTAGE - As the holes on gate electrode surrounds emission electrode with narrow gap, predetermined electric field is formed in the gap. Hence excellent electron emission takes place.

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平11-233004

(43)公開日 平成11年(1999) 8月27日

(51)Int.Cl.⁶

H 0 1 J 9/02

識別記号

F I

H 0 1 J 9/02

B

審査請求 未請求 請求項の数8 O L (全 10 頁)

(21)出願番号 特願平10-34856

(22)出願日 平成10年(1998) 2月17日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川 6丁目7番35号

(72)発明者 平野 貴之

東京都品川区北品川 6丁目7番35号 ソニ
ー株式会社内

(72)発明者 沖田 昌海

東京都品川区北品川 6丁目7番35号 ソニ
ー株式会社内

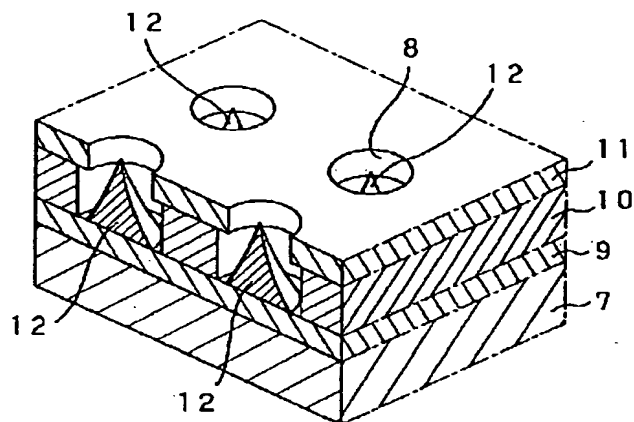
(74)代理人 弁理士 小池 晃 (外2名)

(54)【発明の名称】 電子放出装置の製造方法

(57)【要約】

【課題】 低電圧で良好な電子放出特性を示すとともに、エミッタ電極の形状精度及びエミッタ電極を形成する位置精度が大幅に向上した電子放出装置の製造方法を提供することを目的とする。

【解決手段】 本発明に係る電子放出装置の製造方法は、カソード電極上に絶縁層を介して導電層を積層し、上記導電層に第1の開口部を形成するとともに、上記第1の開口部と連通して上記カソード電極を露出させる第2の開口部を形成し、上記第2の開口部から露出した上記カソード電極上にエミッタ電極を形成する電子放出装置の製造方法において、上記導電層上に、膜厚方向に多数の孔を有する多孔質層を形成し、この多孔質層をマスクとして上記導電層に上記第1の開口部を形成することを特徴とするものである。



【特許請求の範囲】

【請求項1】 カソード電極上に絶縁層を介して導電層を積層し、上記導電層に第1の開口部を形成するとともに、上記第1の開口部と連通して上記カソード電極を露出させる第2の開口部を形成し、上記第2の開口部から露出した上記カソード電極上にエミッタ電極を形成する電子放出装置の製造方法において、

上記導電層上に、膜厚方向に多数の孔を有する多孔質層を形成し、この多孔質層をマスクとして上記導電層に上記第1の開口部を形成することを特徴とする電子放出装置の製造方法。

【請求項2】 導電性皮膜を陽極酸化することにより、上記多孔質層を形成することを特徴とする請求項1記載の電子放出装置の製造方法。

【請求項3】 上記陽極酸化は、酸性溶液中で行われることを特徴とする請求項2記載の電子放出装置の製造方法。

【請求項4】 上記導電性皮膜は、アルミニウムを主体とすることを特徴とする請求項2記載の電子放出装置の製造方法。

【請求項5】 上記第1の開口部は、異方性エッチングにより形成されることを特徴とする請求項1記載の電子放出装置の製造方法。

【請求項6】 上記第2の開口部は、上記絶縁層を等方性エッチングすることにより形成されることを特徴とする請求項1記載の電子放出装置の製造方法。

【請求項7】 上記多孔質層をマスクとして導電性材料を薄膜形成することにより、上記エミッタ電極を形成することを特徴とする請求項1記載の電子放出装置の製造方法。

【請求項8】 カソード電極上に絶縁層を介して導電層を積層し、上記導電層に第1の開口部を形成するとともに、上記第1の開口部と連通して上記カソード電極を露出させる第2の開口部を形成し、上記第2の開口部から露出した上記カソード電極上にエミッタ電極を形成する電子放出装置の製造方法において、

上記導電層を陽極酸化処理することにより、上記導電層の表面から厚さ方向の一部を多孔質層とし、この多孔質層をマスクとして上記導電層の厚さ方向に上記第1の開口部を形成することを特徴とする電子放出装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、電界電子放出を行うエミッタ電極を有する電子放出装置の製造方法に関する。

【0002】

【従来の技術】 近年、ディスプレイ装置に関する研究開発は、ディスプレイを薄型化する方向に推し進められている。このような状況において、特に注目を浴びている

ディスプレイ装置としては、いわゆる電子放出装置が配設された電界放出型ディスプレイ装置（以下、FED（Field Emission Display）と略称する。）を挙げることができる。

【0003】 このFEDは、一画素に対応した部分に、電界放出装置とこの電界放出装置と対向するように配設されたアノード電極及び蛍光体を有し、この一画素がマトリクス状に形成されることによりディスプレイを構成している。このFEDでは、電子放出装置から放出された電子が電子放出装置とアノード電極との間の電界により加速されて蛍光体に衝突する。これにより、FEDでは、蛍光体が励起されて発光し、画像を表示する。

【0004】 この電子放出装置としては、一般に、スピント型の電子放出装置と呼ばれるものがある。このスピント型の電子放出装置は、図15に示すように、カソード電極100と、このカソード電極100上に絶縁層101を介して積層されたゲート電極102と、このカソード電極100を露出させるようにこれら絶縁層101及びゲート電極102に形成された開口部103内に形成された略円錐型のエミッタ電極104とを備える。この電子放出装置において、エミッタ電極104は、その頂点が開口部103の中心線と略々一致するように形成される。そして、FEDにおいては、このスピント型の電子放出装置が一画素に対応した部分に複数形成されることとなる。

【0005】 このように構成された電子放出装置は、ゲート電極102に正電位を印加するとともにカソード電極100に負電位を印加することにより、ゲート電極102とカソード電極100との間に電界を発生させる。そして、この電界がエミッタ電極104の先端部に印加されることにより、エミッタ電極104の先端部から電子が放出されることとなる。これにより、電子放出装置は、上述したように、蛍光体を発光させることができる。

【0006】 そして、このような電子放出装置を製造する際には、まず、基板上にカソード電極100を形成し、このカソード電極100上に絶縁層101を介してゲート電極102を形成する。そして、フォトリソグラフィ技術により、上述した開口部103を形成する。

【0007】 この開口部103は、例えば、ゲート電極102上に、複数の開口部を有する犠牲層を形成し、この犠牲層とともに開口部から露出するゲート電極102をエッチングすることによって、犠牲層の開口部をゲート電極102及び絶縁層101に転写する。このように、犠牲層に形成された開口部を転写することにより、ゲート電極102及び絶縁層101に連通する開口部103を形成する。

【0008】 その後、ゲート電極102上に、導電性材料を様々な方向からスパッタする。これにより、開口部103内には、略円錐型を呈するエミッタ電極104が

形成される。そして、ゲート電極102上にスパッタされた導電性材料を除去することにより、上述したようなスピント型の電子放出装置が製造される。

【0009】このような、スピント型の電子放出装置では、エミッタ電極104の先端部に電界を集中させることによって、効率的に電子を放出させることができる。言い換えると、スピント型の電子放出装置では、電子放出特性を向上させるために、エミッタ電極104の先端部に電界を集中させる必要がある。このように、エミッタ電極104の先端部に電界を集中させるためには、ゲート電極102に形成された開口部の開口寸法を小さくすることで達成される。

【0010】また、スピント型の電子放出装置を用いたFEDにおいて、画素毎に電子放出特性が均一でない場合、画素毎に輝度のばらつきが生じてしまい、鮮明な画像を表示することができない。このため、スピント型の電子放出装置を用いたFEDにおいて、画像を良好に表示するためには、画面全体に亘って均一な電子放出特性を有する必要がある。このように、画面全体に亘って均一な電子放出特性を示すためには、各画素を構成する電子放出装置の開口部を均一に形成するとともに、略円錐型を呈するエミッタ電極104を確実に形成することで達成される。

【0011】

【発明が解決しようとする課題】ところで、上述したようなスピントの電子放出装置の製造方法において、ゲート電極102及び絶縁層101に開口部103を形成するに際して、犠牲層としてフォトリソストを用いている。この場合、フォトリソストを部分的に光学露光することにより、犠牲層の開口部を形成している。

【0012】しかしながら、この手法では、光学的な限界から、フォトリソストに形成することのできる開口部の直径は、0.2～0.3μm程度であった。このような手法では、ゲート電極102に形成される開口部103の寸法が0.2～0.3μm程度であるため、十分な電子放出特性を有する電子放出装置を製造するには至らなかった。このように、開口部103の寸法が大きく電子放出特性が充分でない場合、ゲート電極102に印加する電圧を大きくしなければならないといった問題点があった。

【0013】また、米国特許番号5564959号公報には、犠牲層に形成する開口部の開口寸法を小さくするための手法として、犠牲層として有機高分子を用い、この有機高分子にイオン等の加速粒子を照射して所定の密度で円形開口を形成する手法が記載されている。この手法によれば、開口寸法が0.2μm以下の開口部を形成することができる。

【0014】しかしながら、この手法では、開口部を所定の位置に形成することはできず、開口部の位置精度が著しく劣っている。すなわち、この手法によれば、形成

された開口部が2以上重なってしまうことがある。このような場合、エミッタ電極を均一に形成することは困難である。したがって、この米国特許番号5564959号公報に記載された手法では、広範囲に亘って均一な電子放出特性を有する電子放出装置を製造することが困難であった。

【0015】さらに、PCT国際公開番号WO96/06443号公報には、犠牲層に形成する開口部の開口寸法を小さくするための手法として、絶縁層として細孔構造を有する絶縁体を用い、この絶縁層の細孔構造内にエミッタ電極を形成し、細孔構造を有する絶縁層上にゲート電極を形成するといった手法が記載されている。この手法によれば、開口寸法が0.2μm以下の開口部を形成することができる。

【0016】しかしながら、この手法では、細孔構造を有する絶縁層上にゲート電極を蒸着等の手法により形成しているため、この細孔構造内にもゲート電極を構成する導電性材料が被着してしまうことがある。この場合、電子放出装置では、導電性材料とエミッタ電極とが短絡を発生させてしまうことになる。また、細孔構造の壁面をエッチングすることにより、細孔構造内に被着した導電性材料を除去する手法も考えられるが、この手法では、細孔構造内に被着した導電性材料を完全に除去することは困難であり、上述したような短絡を完全に防止することは困難であった。

【0017】そこで、本発明は、上述した従来の電子放出装置の製造方法の問題点を解決し、低電圧で良好な電子放出特性を示すとともに、エミッタ電極の形状精度及びエミッタ電極を形成する位置精度が大幅に向上した電子放出装置の製造方法を提供することを目的とする。

【0018】

【課題を解決するための手段】上述した問題点を解決した本発明に係る電子放出装置の製造方法は、カソード電極上に絶縁層を介して導電層が積層され、上記導電層に第1の開口部が形成されるとともに、上記第1の開口部と連通して上記カソード電極を露出させる第2の開口部が形成され、上記第2の開口部から露出した上記カソード電極上にエミッタ電極を形成する電子放出装置の製造方法において、上記導電層上に、膜厚方向に多数の孔を有する多孔質層を形成し、この多孔質層をマスクとして上記導電層に上記第1の開口部を形成することを特徴とするものである。

【0019】以上のように構成された本発明にかかる電子放出装置の製造方法では、多孔質層をマスクとして用いることにより、多孔質層に形成された多数の孔の直下に位置する導電層を穿設し、第1の開口部を形成する。この手法では、多孔質層に形成された多数の孔の開口寸法に応じた大きさの第1の開口部を形成することができる。また、この手法では、多孔質層に形成された孔の位置精度に応じた位置精度を有する第1の開口部を形成す

ることとなる。

【0020】また、本発明にかかる電子放出装置の製造方法は、導電性皮膜を陽極酸化することにより、上記多孔質層を形成するものであってもよい。

【0021】この場合、本手法では、陽極酸化により多孔質層を形成しているため、多孔質層に形成された多数の孔が良好な位置精度を有するとともに、微小な開口寸法となる。このため、この手法によれば、良好な位置精度を有するとともに、微小な開口寸法を有す第1の開口部を形成することができる。

【0022】一方、本発明にかかる電子放出装置の製造方法は、カソード電極上に絶縁層を介して導電層が積層され、上記導電層に第1の開口部が形成されるとともに、上記第1の開口部と連通して上記カソード電極を露出させる第2の開口部が形成され、上記第2の開口部から露出した上記カソード電極上にエミッタ電極を形成する電子放出装置の製造方法において、上記導電層を陽極酸化処理することにより、上記導電層の表面から厚さ方向の一部を多孔質層とし、この多孔質層をマスクとして上記導電層の厚さ方向に上記第1の開口部を形成すること

を特徴とする。

【0023】以上のように構成された本発明にかかる電子放出装置の製造方法は、導電層の表面側の一部を多孔質層にして、この多孔質層をマスクとして第1の開口部を形成している。言い換えると、この手法では、第1の開口部を形成する際に特に、マスクとなる層を形成する必要がなく、工程の簡略化が図れる。

【0024】

【発明の実施の形態】以下、本発明に係る電子放出装置の製造方法の具体的な実施の形態を図面を参照しながら

説明する。

【0025】先ず、本手法により製造される電子放出装置について図1及び図2を用いて説明する。

【0026】この本手法は、図1に示すような電界放出型画像表示装置（以下、FED（Field Emission Display）と称する。）に用いられ、図2に示すような電子放出装置1を製造する際に適用される。このFEDは、電界電子放出を行う電子放出装置1が形成されたバックプレート2と、このバックプレート2と対向して配設され、アノード電極3がストライプ状に形成されたフェイスプレート4と、これらバックプレート2とフェイスプレート4との間に配設されたピラー5とを備える。また、このFEDでは、バックプレート2とフェイスプレート4との間が高度な真空状態とされる。

【0027】このFEDにおいて、フェイスプレート4には、所定のアノード電極3上に赤色を発光する赤色蛍光体6Rが形成され、隣合うアノード電極3上に緑色を発光する緑色蛍光体6Gが形成され、さらに隣合うアノード電極3上に青色を発光する青色蛍光体6Bが形成される。すなわち、このフェイスプレート4は、複数の赤

色蛍光体6Rと複数の緑色蛍光体6Gと複数の青色蛍光体6B（以下、総称する場合には単に「蛍光体6」と称する。）とが交互にストライプ状に形成されている。

【0028】また、このFEDにおいて、電子放出装置1は、図1に示すように、絶縁性基板7上にマトリックス状に配設される。これら電子放出装置1は、積層方向に形成された複数の開口部8を有し、これら複数の開口部8を通して電子を放出する。そして、このFEDでは、赤色蛍光体6R、緑色蛍光体6G及び青色蛍光体6Bに対向する位置に電子放出装置1がそれぞれ配設される。

【0029】そして、このFEDでは、赤色蛍光体5R、緑色蛍光体5G及び青色蛍光体5Bのうちで、電子放出装置1と対向した領域で一画素が構成されている。なお、このFEDにおいて、一画素を構成する蛍光体5には、複数の電子放出装置1が対向配置されてもよい。

【0030】この電子放出装置1は、図1及び図2に示すように、ガラス等の絶縁性基板7と、この絶縁性基板7上に、蛍光体5と直交する方向に配設されたカソード電極9と、このカソード電極9上に形成された絶縁層10と、絶縁性基板7及び絶縁層10上に、蛍光体5と平行に且つ対向するように配設されたゲート電極11と、これらゲート電極11及び絶縁層10を連通するとともに底面にカソード電極9が露出してなる開口部8と、この開口部8内に露出したカソード電極9上に形成されたエミッタ電極12とを備える。

【0031】この電子放出装置1において、エミッタ電極12は、詳細を後述するように、カソード電極9と接する面を底面とする略円錐型に形成される。そして、このエミッタ電極12では、その先端部がゲート電極11に形成された開口部8の中心と略々一致する。また、開口部8は、詳細を後述する工程により、細孔構造を有するとともに規則的に配列するように形成されている。

【0032】ところで、本発明に係る電子放出装置の製造方法は、上述したような電子放出装置1を製造する際に適用される。

【0033】先ず、図3に示すように、ガラス等の絶縁性基板7を用意し、この絶縁性基板7の所定方向に平行に複数のカソード電極9を形成し、このカソード電極9上に重ねるように絶縁層10を形成し、これら絶縁性基板及び絶縁層10上にカソード電極9と直交する方向に形成されたゲート電極11とを形成する。具体的には、カソード電極9は、約0.1 μ mの膜厚で形成され、絶縁層10は、約0.2 μ mの膜厚で形成され、ゲート電極11は、約0.1 μ mの膜厚で形成される。

【0034】ここで、絶縁性基板としては、一主面が平坦化及び平滑化されてなるものが好ましく用いられ、例えば、ガラスや珪素等が用いられる。

【0035】また、絶縁性基板上に形成されるカソード

10

20

30

40

50

電極9としては、良好な導電性、絶縁性基板及び上層に形成される絶縁層10との良好な密着性、及び絶縁層10を構成する絶縁性材料とのエッチング選択性といった特性が要求される。このような観点から、カソード電極9としては、例えば、クロム(Cr)や金(Au)や白金(Pt)等の反応性の低い導電性材料が好ましく用いられる。

【0036】さらに、カソード電極9上に形成される絶縁層10としては、良好な絶縁性及びカソード電極9と比較して速いエッチング速度を有するといった特性が要求される。このような観点から、絶縁層10としては、例えば、二酸化珪素等の絶縁材料が好ましく用いられる。

【0037】さらにまた、絶縁層10上に形成されるゲート電極11としては、良好な導電性及び良好な耐食性等といった特性が要求される。このような観点から、ゲート電極11としては、例えば、金(Au)や白金(Pt)等の反応性の低い導電性材料が好ましく用いられる。

【0038】次に、図4に示すように、ゲート電極11上に、例えば、スパッタリング法等の物理的薄膜形成法によって、導電性皮膜13を形成する。この導電性皮膜13としては、電気伝導性を有し、陽極酸化を行うことのできる材料が用いられ、例えば、アルミニウム(Al)、チタン(Ti)又はジルコニウム(Zr)等を用いることができる。

【0039】このとき、導電性皮膜13は、絶縁性基板全面、すなわち、外方に露出する絶縁性基板、絶縁層10及びゲート電極11層上に形成されても良いし、カソード電極9とゲート電極11との交差領域のみに形成されても良い。

【0040】また、具体的に、導電性皮膜13は、アルミニウムを用いて約 $1 \sim 10 \mu\text{m}$ の膜厚で形成される。

【0041】次に、図5に示すように、カソード電極9とゲート電極11とが交差する領域に形成された導電性皮膜13に対して陽極酸化処理を行う。この陽極酸化処理は、処理槽15内に充填された酸性溶液16内に、導電性皮膜13と該導電性皮膜13に対向して配された対向電極とを浸漬させ、ゲート電極11に正の電圧を印加するとともに対向電極16に負の電圧を印加することにより行われる。これにより、導電性皮膜13は、陽極酸化され、図6に示すように、複数の孔部18が形成されてなる犠牲層19となる。具体的には、導電性皮膜13がアルミニウム膜からなる場合、陽極酸化されると酸化アルミニウムからなる酸化皮膜13aを形成し、この酸化皮膜13aが形成されて部分に複数の孔部18が形成される。

【0042】このとき、導電性皮膜13がカソード電極9とゲート電極11との交差領域のみに形成された場合、ゲート電極11に正の電圧を印加することにより導

電性皮膜13全面に孔部18が形成されることとなる。これに対して、導電性皮膜13が絶縁性基板7全面に形成された場合、カソード電極9とゲート電極11との交差領域以外の部分に形成された導電性皮膜13をフォトリソ等による絶縁性材料でマスクすることが好ましい。この場合、ゲート電極11に正の電圧を印加することによって、外方に露出した部分、すなわち、ゲート電極11とカソード電極9との交差領域に形成された導電性皮膜13のみが陽極酸化されることとなる。これにより、ゲート電極11とカソード電極9とが交差する領域のみに複数の孔部18を有する犠牲層19が形成されることになる。

【0043】また、この手法において、陽極酸化処理を行うことにより、図7に示すように、半径 r で示されるような孔部18が間隔 L をもって複数形成されることとなる。このとき、孔部18は、導電性皮膜13の表面に複数の六角形を敷き詰めるように配し、これら複数の六角形の略中心に位置するが如く形成される。すなわち、孔部18の間隔 L は、この仮想的に敷き詰めた複数の六角形の中心の間隔となっている。

【0044】このように、孔部18は、陽極酸化処理により形成されるため、半径 r が非常に微細なものとなるとともに、常にほぼ一定の間隔 L をもって形成される。すなわち、この孔部18は、 $0.2 \mu\text{m}$ 以下といった微小な半径 r を有するとともに、複数が重なって形成されるようなことがない。

【0045】さらに、この陽極酸化処理では、ゲート電極11と対向電極17との間に印加される電圧 V_a を調節することにより、孔部18の半径 r 及び孔部の間隔 L を制御することができる。具体的に、導電性皮膜13としてアルミニウムを用いた場合、半径 r と間隔 L との関係は、概ね、 $L = 5.4r$ といった関係がある。また、電圧 V_a と半径 r とは、 $r [\text{nm}] = 0.5V_a [\text{V}]$ といった関係を有し、このため、間隔 L と電圧 V_a とは、 $L [\text{nm}] = 2.7V_a [\text{V}]$ といった関係を有することとなる。このように、半径 r 及び間隔 L は、電圧 V_a と上述したような関係を有することから、電圧 V_a を調節することにより所望の値とすることができる。

【0046】次に、図8に示すように、孔部18を有する犠牲層19をマスクとしてゲート電極11を形成して第1の開口部20を形成する。このとき、第1の開口部20は、積層方向に異方性を有するエッチング(以下、異方性エッチングという。)で形成されることが好ましい。この異方性エッチングによれば、孔部18の形状を正確に転写してゲート電極11を形成することができるため、第1の開口部20を半径 r とし、複数の第1の開口部20を間隔 L とすることができる。

【0047】次に、図9に示すように、犠牲層19をマスクとして絶縁層10を形成して第2の開口部21を形成する。このとき、第2の開口部21は、等方的なエッ

チング（以下、等方性エッチングという。）で形成されることが好ましい。この等方性エッチングによれば、第2の開口部21の開口縁は、第1の開口部20の開口縁よりも後退して形成される。言い換えると、第2の開口部21の半径は、第1の開口部20の半径 r よりも大となる。

【0048】次に、図10に示すように、導電性材料若しくは半導体材料を第2の開口部21内に堆積させることによりエミッタ電極12を形成する。このとき、エミッタ電極12は、例えば、真空蒸着法やその他の堆積法を用いて形成される。なお、ここでは、エミッタ電極12は、モリブテン（Mo）を用いて真空蒸着法により形成された。

【0049】このとき、導電性材料若しくは半導体材料は、真空蒸着等されることによって、第2の開口部21から露出するカソード電極9上に堆積するとともに犠牲層19上にも堆積する。そして、導電性材料若しくは半導体材料は、犠牲層19に形成された孔部18を徐々に覆うように形成される。このため、犠牲層19の孔部18は、その開口寸法が徐々に小となっていく。これにより、第2の開口部21内には、犠牲層19の孔部18の開口寸法に従って導電性材料若しくは半導体材料が堆積することとなる。したがって、導電性材料若しくは半導体材料は、第2の開口部21内に略円錐型を呈するように堆積する。

【0050】次に、図11に示すように、犠牲層19とともに犠牲層19上に形成された導電性材料若しくは半導体材料を除去する。このとき、犠牲層19は、燐酸等の酸性溶液を用いたウェットエッチングにより除去される。このように、犠牲層19とともに不要な導電性材料若しくは半導体材料を除去することにより、第2の開口部21内に形成された略円錐型のエミッタ電極12のみがカソード電極9上に残存することになる。

【0051】上述したように、本手法では、多孔質層を形成する際にアルミニウム等の導電性皮膜13を陽極酸化処理している。これにより、導電性皮膜13は、規則的に配列された多数の孔部18を有する多孔質層となる。このように、犠牲層19は、導電性皮膜13を陽極酸化処理することにより形成されているため、ゲート電極11を露出させる孔部の開口寸法が非常に小さく、且つ、複数の孔部が互いに重なるようなことがなく規則正しく形成されることとなる。

【0052】このため、この孔部から露出したゲート電極11を異方性エッチングすることにより、互いに重なるようなことがなく、且つ、非常に微小な開口寸法を有する第1の開口部20を形成することができる。

【0053】このように、本手法によれば、第1の開口部20の開口寸法を非常に小さくすることができるため、ゲート電極11から発生する電界をエミッタ電極12の先端部に効率よく集中させるような構造を有する電

子放出装置を製造することができる。したがって、この手法によれば、ゲート電極11に印加される電圧を低く維持したまま、従来の電子放出装置と比較して良好な電子放出特性を示す電子放出装置を製造することができる。

【0054】また、この手法によれば、複数の第1の開口部は、互いに重なるようなことがなく、ゲート電極11の面内において略々均一な形状となる。このため、上述したように、エミッタ電極12を形成した場合、複数のエミッタ電極12は、略々均一な円錐型で形成されることになる。したがって、この手法では、複数のエミッタ電極12が略々均一な電子放出特性を有することとなる。このように、本手法によれば、安定した電子放出特性を有するエミッタ電極12を容易に形成することができる。

【0055】ところで、本発明にかかる電子放出装置の製造方法は、図10に示したようにゲート電極11上に犠牲層19を残した状態で、導電性材料若しくは半導体材料を堆積させることでエミッタ電極12を形成するようなものに限定されるものではない。

【0056】すなわち、本手法は、例えば、図9に示したように、カソード電極9が露出するような第2の開口部21を形成した後、ゲート電極11層上の犠牲層19を除去し、その後、エミッタ電極12を形成するようなものであっても良い。なお、この場合、ゲート電極11上に形成された犠牲層19は、上述したように、酸性溶液等でウェットエッチングすることにより除去することができる。

【0057】また、この場合、上述したように、導電性材料若しくは半導体材料を堆積させてエミッタ電極12を形成すると、ゲート電極11上にも導電性材料若しくは半導体材料が形成されることとなる。そして、この場合には、ゲート電極11上に堆積した導電性材料若しくは半導体材料を電気化学的に除去することができる。

【0058】この場合でも、図11に示したように、微小な開口寸法を有するとともに互いに重なるようなことがなく第1の開口部20を形成することができる。したがって、この場合でも、電子放出特性に優れた電子放出装置を容易に製造することができる。

【0059】ところで、本発明にかかる電子放出装置の製造方法は、上述したような構成に限定されず、ゲート電極11を陽極酸化処理することにより、ゲート電極11の表面から厚さ方向の一部を多孔質層とし、この多孔質層をマスクとして第1の開口部20を形成することものであっても良い。

【0060】すなわち、この手法では、先ず、図12に示すように、図3に示した場合と同様に、ガラス等の絶縁性基板7を用意し、この絶縁性基板7の所定の方に平行に複数のカソード電極9を形成し、このカソード電極9上に重ねるように絶縁層10を形成し、これら絶縁

性基板7及び絶縁層10上にカソード電極9と直交する方向に形成されたゲート電極11を形成する。このとき、ゲート電極11としては、アルミニウム等の導電性皮膜13を用いる。具体的には、ゲート電極11としては、厚み μm のアルミニウム膜を用いた。

【0061】次に、上述した手法と同様に、アルミニウム膜からなるゲート電極11に正の電圧を印加するとともに対向電極に負の電圧を印加することにより、ゲート電極11に陽極酸化処理を行う。このとき、陽極酸化処理は、ゲート電極11の厚さ方向における表面側の一部10 に対してのみ行われ、厚み方向における絶縁層10側の一部に対しては行われない。なお、この陽極酸化処理が行われると、アルミニウム膜が酸化されて電気抵抗の高い酸化アルミニウム膜25が形成されることとなる。

【0062】この陽極酸化処理を行うことにより、ゲート電極11の表面側、すなわち、酸化アルミニウム膜25には、図13に示すように、複数の凹部26が形成される。この凹部26は、図7に示したように、半径 r を有するとともに間隔 l をもって複数形成されることとなる。このとき、凹部26は、ゲート電極11の表面に複数の六角形を敷き詰めるように配し、これら複数の六角形の略中心に位置するが如く形成される。すなわち、凹部26の間隔 l は、この仮想的に敷き詰めた複数の六角形の中心の間隔となっている。

【0063】次に、図14に示すように、複数の凹部26が形成されたゲート電極11を厚み方向にエッチングすることによって、凹部26の底面から絶縁層10を露出させる。言い換えると、凹部26の底面から絶縁層10が露出するまで、ゲート電極11の厚み方向に酸化アルミニウム膜25がエッチングが施され第1の開口部20が形成される。このとき、エッチングは、厚み方向に異方性をもつ異方性エッチングであることが好ましい。

【0064】この異方性エッチングによれば、ゲート電極11の表面側に形成された酸化アルミニウム膜25を略々完全に除去することができる。このため、ゲート電極11は、陽極酸化処理が施されたとしても、高抵抗となるようなことがなく、低い電圧でも駆動することができる。

【0065】このように、第1の開口部20が形成された後、上述した手法と同様に、第2の開口部21が形成され、この第2の開口部21から露出するカソード電極9上にエミッタ電極12を形成することによって、電子放出装置が製造される。

【0066】このような手法では、犠牲層19を形成することなく、陽極酸化処理により多孔質層を形成することができる。そして、この手法によれば、複数の第1の開口部20を非常に微細に形成でき、更に、これら複数の第1の開口部20を互いに重ならず規則正しく形成することができる。このため、この手法によれば、エミッタ電極12に対して効率よく電界を印加させるゲート 50

電極11を有し、安定した電子放出特性を示すエミッタ電極12を有する電子放出装置を製造することができる。

【0067】また、この手法では、犠牲層19を形成することなしに、多孔質層を形成して第1の開口部20を形成している。このため、この手法によれば、犠牲層19を形成する工程や犠牲層19を除去する工程等を省くことができ、製造工程の簡略化を図ることができる。

【0068】ところで、本発明にかかる電子放出装置の製造方法は、上述したようなFEDに用いられる電子放出装置を製造する際に適用される手法に限定されず、他の方式のディスプレイに用いられる電子放出装置を製造する際にも適用することができる。

【0069】また、本手法により製造される電子放出装置の用途としては、上述したようなFEDや他のディスプレイに限定されず、真空管や回路素子等であってもよい。

【0070】電子放出装置を真空管に用いる場合には、電子放出装置は、エミッタ電極から放出された電子流をゲート電極によって制御して増幅又は整流する電子管として用いられる。このとき、ゲート電極は、いわゆるグリッドとして機能することとなる。

【0071】また、電子放出装置を回路素子に用いる場合には、電子放出装置は、例えば、対向する位置に蛍光面を配設し、この蛍光面に光電変換素子を取り付け、上述したFEDの場合と同様に、蛍光面に対して電子を放射する。この回路素子では、電子放出装置から放出された電子を蛍光面に衝突させ、蛍光面を発光させる。そして、この回路素子は、蛍光面の発光パターンを光電変換素子が検出し、電子放出装置から放射された電子を信号電流として取り出すことができる。

【0072】これらの場合でも、上述したような手法を用いることにより、エミッタ電極に対して効率よく電界を印加するゲート電極を有し、安定して電子放出特性を示すエミッタ電極を有する電子放出装置が製造されることとなる。このため、これらの場合でも、本手法を用いれば、低い電圧で良好に駆動することのできる真空管や回路素子を製造することができる。

【0073】

【発明の効果】以上、詳細に説明したように、本発明にかかる電子放出装置の製造方法は、導電層に達する多数の孔を有する多孔質層をマスクとして用いて第1の開口部を形成している。このため、第1の開口部は、多孔質層の孔の略々同形となるため、非常に微細な開口寸法を有するとともに互いに重なるようなことがなく規則正しく形成される。したがって、この手法によれば、エミッタ電極12に対して良好に所定の電界を印加することができる第1の開口部を形成するとともに電子放出特性に優れたエミッタ電極を形成することができる。

【0074】また、本発明にかかる他の電子放出装置の

製造方法は、導電層を陽極酸化処理することにより、導電層の表面から厚さ方向の一部を多孔質層とし、この多孔質層をマスクとして導電層の厚さ方向に第1の開口部を形成する。このため、第1の開口部は、多孔質層の孔のと略々同形となるため、非常に微細な開口寸法を有するとともに互いに重なるようなことがなく規則正しく形成される。したがって、この手法によれば、エミッタ電極12に対して良好に所定の電界を印加することができる第1の開口部を形成するとともに電子放出特性に優れたエミッタ電極を形成することができる。

【図面の簡単な説明】

【図1】本発明に係る電子放出装置を用いたFEDの構成を概略的に示す概略斜視図である。

【図2】電子放出装置の構成を説明するための概略断面図である。

【図3】本発明に係る電子放出装置の製造方法を示す図であり、絶縁性基板上にカソード電極、絶縁層及びゲート電極を形成した状態を示す要部断面図である。

【図4】本発明に係る電子放出装置の製造方法を示す図であり、導電性皮膜を形成した状態を示す要部断面図である。

【図5】陽極酸化処理を行うための装置の概略構成図である。

【図6】本発明に係る電子放出装置の製造方法を示す図であり、犠牲層を形成した状態を示す要部断面図である。

【図7】犠牲層の要部平面図である。

【図8】本発明に係る電子放出装置の製造方法を示す図であり、第1の開口部を形成した状態を示す要部断面図である。

【図9】本発明に係る電子放出装置の製造方法を示す図であり、第2の開口部を形成した状態を示す要部断面図である。

【図10】本発明に係る電子放出装置の製造方法を示す図であり、エミッタ電極を形成した状態を示す要部断面図である。

【図11】本発明に係る電子放出装置の製造方法を示す図であり、犠牲層を除去した状態を示す要部断面図である。

【図12】本発明に係る他の電子放出装置の製造方法を示す要部断面図である。

【図13】本発明に係る他の電子放出装置の製造方法を示す要部断面図である。

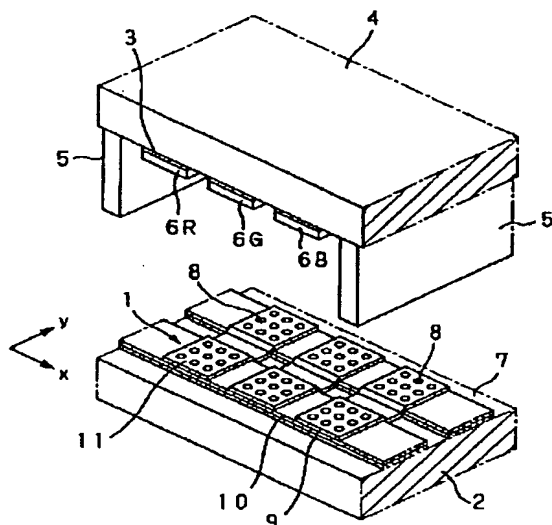
【図14】本発明に係る他の電子放出装置の製造方法を示す要部断面図である。

【図15】従来の電子放出装置の要部断面図である。

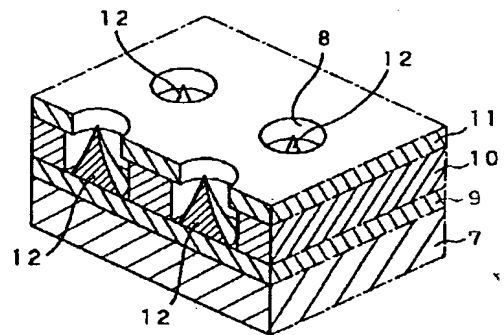
【符号の説明】

1 電子放出装置、2 バックプレート、3 アノード電極、4 フェイスプレート、5 ピラー、6 蛍光体、7 絶縁性基板、8 カソード電極、9 絶縁層、10 ゲート電極

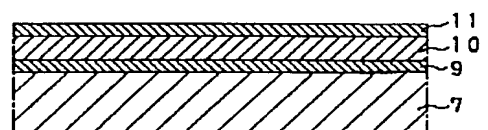
【図1】



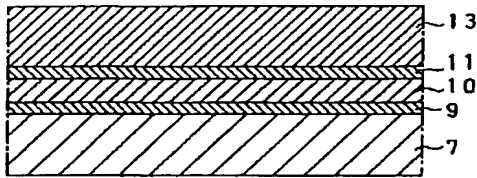
【図2】



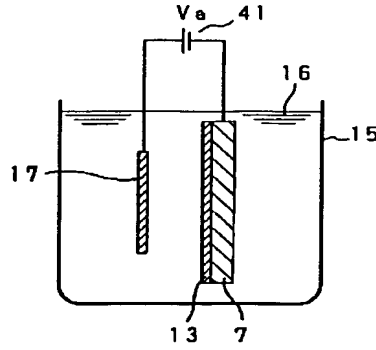
【図3】



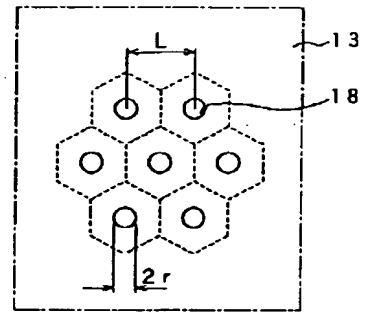
【図4】



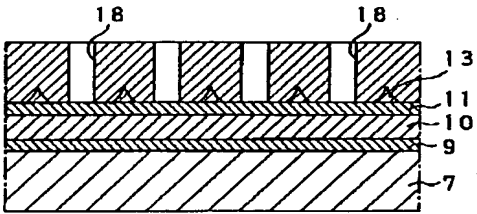
【図5】



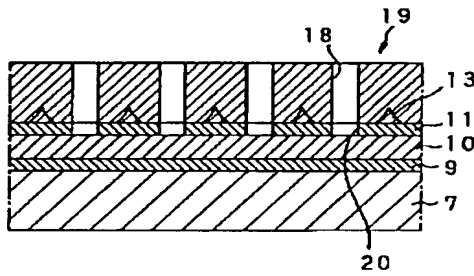
【図7】



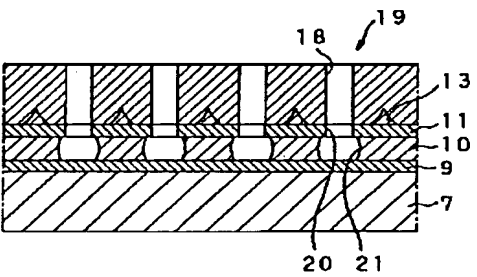
【図6】



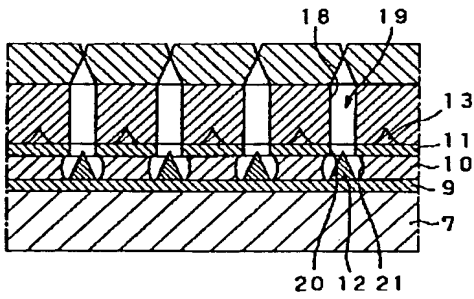
【図8】



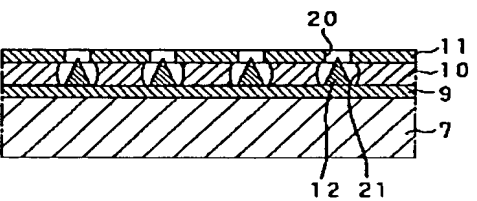
【図9】



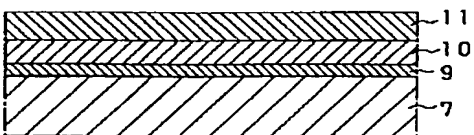
【図10】



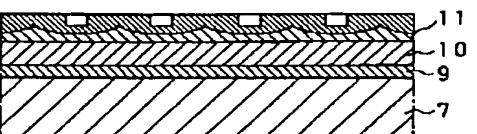
【図11】



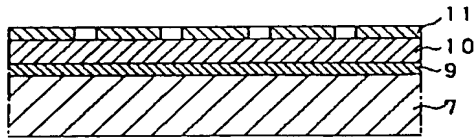
【図12】



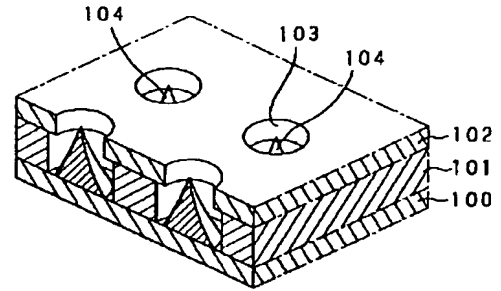
【図13】



【図14】



【図15】



【手続補正書】

【提出日】平成10年10月5日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0040

【補正方法】変更

【補正内容】

【0040】また、具体的に、導電性皮膜13は、アルミニウムを用いて約1.0 μ mの膜厚で形成される。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0060

【補正方法】変更

【補正内容】

【0060】すなわち、この手法では、先ず、図12に示すように、図3に示した場合と同様に、ガラス等の絶縁性基板7を用意し、この絶縁性基板7の所定の方に
20 平行に複数のカソード電極9を形成し、このカソード電極9上に重ねるように絶縁層10を形成し、これら絶縁性基板7及び絶縁層10上にカソード電極9と直交する方向に形成されたゲート電極11を形成する。このとき、ゲート電極11としては、アルミニウム等の導電性皮膜13を用いる。具体的には、ゲート電極11としては、厚み1.0 μ mのアルミニウム膜を用いた。